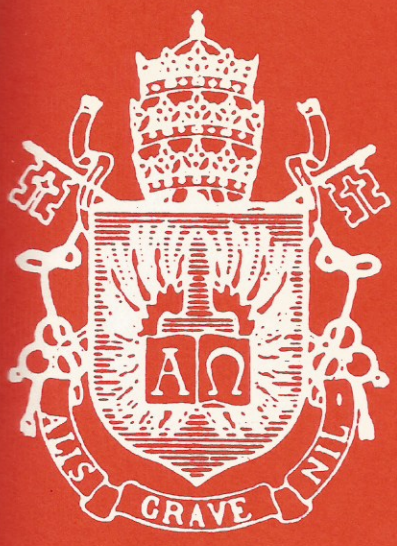

PUC

MARIZA ANDRADE DA SILVA BIGONHA

OTIMIZAÇÃO DE CÓDIGO EM MÁQUINAS SUPERESCALARES

TESE DE DOUTORADO

VOLUME I

Departamento de Informática

PONTIFÍCIA UNIVERSIDADE CATÓLICA DO RIO DE JANEIRO

RUA MARQUÊS DE SÃO VICENTE, 225 – CEP 22453

RIO DE JANEIRO – BRASIL

Mariza Andrade da Silva Bigonha

Otimização de Código em Máquinas Superescalares

Tese apresentada ao Departamento de Informática da PUC/RJ como parte dos requisitos para obtençãodo título de Doutor em Informática: Ciência da Computação.

Orientador: José Lucas Mourão Rangel Netto.

Departamento de Informática

Pontifícia Universidade Católica do Rio de Janeiro

Rio de Janeiro, 29 de abril de 1994.

Ao Roberto, Patrícia e Carolina.
Aos meus pais.
À tia Maria.
Ao tio Álvaro (em memória).

Agradecimentos

Agradeço ao Professor José Lucas Mourão Rangel Netto a orientação acadêmica, a amizade e o entusiasmo com que acolheu a idéia inicial deste trabalho, e por todas as vezes que o fiz madrugar na PUC para nossas reuniões.

Agradeço ao professor Daniel Schwabe a oportunidade a mim oferecida e a orientação inicial deste trabalho.

Agradeço aos membros da banca, professor Wilson de Pádua Paula Filho, professor Sérgio E. Rodrigues de Carvalho, professor Michael Anthony Stanton, Dr. Raul C. Baptista Martins, Dr. Marco Antonio Casanova e professor Júlio César S. P. Leite que prontamente aceitaram meu convite.

Agradeço a todos que me apoiaram de alguma forma na execução deste trabalho; especialmente ao José Jesus P. Alcázar o trabalho de resolver as questões burocráticas junto à PUC/RJ; ao Lucas M. do Amaral que me auxiliou durante a depuração de uma parte do sistema Marion; à Lucília C. de Figueiredo a leitura de parte desta tese e as sugestões apresentadas, ao professor Márcio Luiz B. de Carvalho a assessoria em LaTeX, à Ruth M. F. de Souza, Fátima, Delma e Rosane T. L. Carvalho, do Departamento de Informática da PUC/RJ, pelo apoio administrativo.

Agradeço ao Departamento de Ciência da Computação da UFMG os recursos oferecidos e à CAPES, CNPq e FAPEMIG o apoio financeiro.

Agradeço à Regina Helena B. Cabral a amizade e o companheirismde todas as horas.

Agradeço aos meus pais a confiança depositada em mim.

Agradeço às minhas filhas, Carolina e Patrícia, serem compreensivas, carinhosas e me permitirem estudar.

E acima de tudo, agradeço ao Roberto, que além de marido, amigo e companheiro, através de seu amor, apoiou-me pacientemente em todos os momentos da concepção desta tese. Sua competência, seriedade, sistemática de trabalho e sobretudo seu entusiasmo, servem-me de exemplo.

RESUMO

Arquiteturas mais modernas de computadores motivaram pesquisas por técnicas mais eficazes de implementação de compiladores capazes de gerar código de alta qualidade. As arquiteturas superescalares têm conjuntos reduzidos de instruções, cuja combinação para execução eficiente deve ser feita pelos "back-ends" dos compiladores usualmente de maior complexidade que seus correspondentes para arquiteturas CISC. Os objetivos desta tese são: (1) o estudo dos problemas relacionados com a geração de código para arquiteturas mais complexas, tais como as superescalares; (2) o estudo das características de sistemas geradores de geradores de código existentes, e das características de sistemas adequados para estas arquiteturas; (3) o estudo das características de linguagens formais de descrição de arquiteturas, apropriadas para uso com geradores de geradores de código. Entre os problemas estudados estão a interdependência da alocação de registradores e do escalonamento de instruções, e o desenvolvimento de estruturas de dados mais sofisticadas, capazes de permitir o uso de algoritmos propostos na literatura. O trabalho apresenta então o projeto de um sistema gerador de geradores de código adequados para estas arquiteturas e o projeto e a validação semântica de uma linguagem de descrição de arquiteturas apropriada para uso com o gerador de geradores de código projetado.

ABSTRACT

Modern computer architectures led to research looking for better techniques for effective implementation of compilers which must be able to produce high-quality code. In the special case of superscalar architectures we have reduced instruction sets, and instructions must be combined to warrant efficient execution by the compilers, which have more complex back-ends than their CISC counterparts. Objectives of this thesis are: (1) the study of the problems of the code generation for more complex architectures, such as the superscalar ones; (2) the study of the characteristics of existing code generator generators, specially those intended for these architectures; (3) the study of the characteristics of formal languages for the description of architectures, meant for use with code generator generators. Among these problems are the interdependence of register allocation and instruction scheduling, and the design of more complex data structures, allowing the use of well-established algorithms reported in the literature. We also present the project of a generator systems which produces code generator well-suited for the afore mentioned architectures, and the project and the semantic validation of an architecture description language adequate for use with the generator system.

Contents

PUC

MARIZA ANDRADE DA SILVA BIGONHA

OTIMIZAÇÃO DE CÓDIGO EM MÁQUINAS SUPERESCALARES

TESE DE DOUTORADO

VOLUME II

Departamento de Informática

PONTIFÍCIA UNIVERSIDADE CATÓLICA DO RIO DE JANEIRO

RUA MARQUÊS DE SÃO VICENTE, 225 – CEP 22453

RIO DE JANEIRO – BRASIL

List of Figures

List of Tables

Part I

Otimização de Código